

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許出願公告番号

特公平7-56961

(24) (44) 公告日 平成7年(1995)6月14日

(51) Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 J 3/00	Z	8226-5K		
H 0 4 B 10/02				
H 0 4 Q 3/42	1 0 4	9076-5K		
		9372-5K	H 0 4 B 9/ 00	T
		9076-5K	H 0 4 Q 11/ 04	B

請求項の数 1 (全 19 頁) 最終頁に続く

(21) 出願番号	特願平5-100620	(71) 出願人	000000295 沖電気工業株式会社 東京都港区虎ノ門1丁目7番12号
(22) 出願日	平成5年(1993)4月27日	(71) 出願人	000004226 日本電信電話株式会社 東京都千代田区内幸町一丁目1番6号
(65) 公開番号	特開平6-311128	(72) 発明者	高山 英明 東京都港区虎ノ門1丁目7番12号 沖電気 工業株式会社内
(43) 公開日	平成6年(1994)11月4日	(72) 発明者	船橋 哲也 東京都千代田区内幸町一丁目1番6号 日 本電信電話株式会社内
		(72) 発明者	堀越 博文 東京都千代田区内幸町一丁目1番6号 日 本電信電話株式会社内
		(74) 代理人	弁理士 工藤 宜幸 (外2名)
		審査官	梅沢 俊

(54) 【発明の名称】 加入者線多重化方式

1

【特許請求の範囲】

【請求項1】 複数のアナログ加入者線のアナログ加入者線信号又は複数のデジタル加入者線のデジタル加入者線信号を多重化して、加入者線多重化ハイウェイフレーム信号を得る加入者線多重化方式において、所定数のアナログ加入者線信号又は所定数のデジタル加入者線信号を各加入者線信号の情報量に応じたタイムスロットに割り当てて収容し、更に上記アナログ加入者線信号又はデジタル加入者線信号用のシグナリング用情報をタイムスロットに収容する所定の大きさの少なくとも1以上の仮想コンテナに上記複数のアナログ加入者線信号又は上記複数のデジタル加入者線信号と上記シグナリング用情報とを収容し、上記所定数のアナログ加入者線信号又は所定数のデジタル加入者線信号と上記シグナリング用情報と上記シグナ

2

リング用情報とを収容している上記各仮想コンテナの上記加入者線信号と上記シグナリング用情報とを上記加入者線多重化ハイウェイフレームの情報フィールドに多重化する仮想コンテナ多重化手段と、上記加入者線多重化ハイウェイフレームに多重化させる複数のアナログ加入者線又デジタル加入者線の制御用又はパケット情報チャネル用の制御チャネルを多重化する制御チャネル多重化手段とを備えたことを特徴とする加入者線多重化方式。

10 【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は加入者線多重化方式に関し、例えば、光156Mbps加入者線多重化伝送システムに適用し得るものである。

【0002】

## 3

【従来の技術】近年、B-ISDN（広帯域サービス統合デジタル網）の実現に向けてさまざまな技術分野で研究開発が行われている。

【0003】例えば、従来の加入者線交換機は、局内に加入者回路を設備し、加入者宅内との間をメタリック（銅線）ケーブルで接続している。

【0004】図2（a）は、アナログ加入者の収容の機能ブロック図である。この図2（a）において、アナログ加入者線は加入者線インタフェース装置（SLIE）21（1）～21（16）で各128加入者線を取り込み、各8Mbpsのハイウェイにして、集線通話路装置（LCNE）22で多重化を行う。この多重化によってアナログ加入者線信号を2048（ $=128 \times 16$ ）線分を多重化して、時分割通話路装置（TDNW）23に与える。加入者線インタフェース装置（SLIE）21と集線通話路装置（LCNE）22との間はメタリック（銅線）ケーブルで比較的近距离に接続され、この接続点をV点と呼ぶ。

【0005】尚、このV点とは、一般には、交換機とCT（端局多重伝送）装置との間の接続点や、RT（遠隔多重伝送）装置と加入者線対応部との間の接続点と呼ぶ。

【0006】また、図2（b）は、デジタル加入者線の収容の機能ブロック図である。この図2（b）において、デジタル加入者線（I加入者線）をデジタル加入者線端局装置（ISLT）24で60デジタル加入者線を収容し、8Mbpsのハイウェイ信号にして、メタリック（銅線）ケーブルで基本インタフェース用信号装置（ISEB）25に与える。そして、ここから、通話路装置（INE）26に与える。

【0007】そして、近年、電磁干渉などに対する信頼性の向上や、伝送距離の延長化などのために加入者線をメタリック（銅線）ケーブルから光ファイバケーブルに置き換えることが要請されている。

【0008】この加入者線を光ファイバケーブルに置き換える場合の一つの手段として、RT（リモートターミナル、遠隔多重伝送）方式が挙げられる。このRT方式の場合、加入者回路は、RT装置側に設備され、交換局の集線通話路装置との間は、多重化され光ファイバケーブルで接続される。

【0009】そして、従来の加入者線交換機の加入者線インタフェース装置（SLIE）と集線通話路装置（LCNE）間のV点が光ハイウェイに多重化され置き換えられることになる。

【0010】そして、上述の場合に、遠隔多重伝送装置（RT）の設備局のエリアにアナログ加入者とデジタル加入者とが混在することになる。この様に、アナログ加入者線とデジタル加入者線とが混在する場合、各加入者線毎に遠隔多重伝送装置（RT）を設置すると設備が大きくなる。このため1つの遠隔多重伝送装置（RT）に

## 4

アナログ加入者線とデジタル加入者線とを混在して収容し、交換局に設置するシステムが開発されている。この様なシステムは、例えば、SL-A/I形光加入者線多重伝送装置（FALCON）と呼ばれている。

【0011】図3はこのSL-A/I形光加入者線多重伝送装置（FALCON）の一構成を示している。この図3において、遠隔多重伝送装置（RT）側の加入者線インタフェース装置（SLIE）21は、アナログ加入者線を112回線収容し多重化して、Vチャンネル（アナログチャンネル）とSG（シグナリングチャンネル）とからなる8Mbpsの電気ハイウェイ信号を遠隔多重伝送装置（RT）31に与える。遠隔多重伝送装置（RT）31は、8Mbpsの電気ハイウェイ信号を光8Mbpsハイウェイ信号に変換して交換機側34の端局多重伝送装置（CT）33（1）に伝送する。

【0012】更に、この図3において、デジタル加入者線はデジタル加入者線端局装置（ISLT）24に24回線収容される。そして、2B（64kbpsのアナログチャンネルを2チャンネル）チャンネル+D（16kbpsの制御チャンネル）+C（ハイブリッドチャンネル）とからなる8Mbpsの電気ハイウェイ信号にして遠隔多重伝送装置（RT）32に供給する。この遠隔多重伝送装置（RT）32は、8Mbpsの電気ハイウェイ信号を光8Mbpsハイウェイ信号に変換して交換機側34の端局多重伝送装置（CT）33（16）に光ファイバで伝送する。

【0013】そして、交換機側34の端局多重伝送装置（CT）33（1）は、光8Mbpsハイウェイ信号を電気8Mbpsハイウェイ信号（V+SG）に変換して、集線通話路装置（LCNE）22又は基本インタフェース用信号装置（ISEB）25に与える。そして、端局多重伝送装置（CT）33（16）も同様に、光8Mbpsハイウェイ信号を電気8Mbpsハイウェイ信号（2B+D+C）に変換して、集線通話路装置（LCNE）22又は基本インタフェース用信号装置（ISEB）25に与える。

【0014】そして、交換機側34には、端局多重伝送装置（CT）が最大16個供えられ、アナログ加入者線を最大1792（ $=112 \times 16$ ）回線分の信号が集められる。又は、デジタル加入者線の場合、最大384（ $=24 \times 16$ ）回線分の信号が交換機側34に集められる。集められた加入者線信号は時分割通話路装置（TDNW）23又は通話路装置（INE）26に与えられる。

【0015】このSL-A/I形光加入者線多重伝送装置（FALCON）の光ハイウェイ上のタイムスロットの割り当てを説明する。V点は音声（アナログ）ハイウェイと同じ容量の信号ハイウェイがあるが、光ハイウェイ上のタイムスロットを有効利用するため信号ハイウェイを信号圧縮してタイムスロット数を減らし、8Mbps

## 5

sのハイウェイの場合、音声用（アナログ用）に112タイムスロットを確保している。

【0016】図4、図5は上述のSL-A/I形光加入者線多重伝送装置（FALCON）の光8Mbpsハイウェイのフォーマットを示している。そして、この図4において、音声（加入者収容用）タイムスロットが112（TS9～120）あるため、アナログ加入者は112加入者収容できる。しかしながら、デジタル加入者を収容する場合は、V点上の信号ハイウェイに割り付けられたSGch（ST：Status、状態）／CO：Control、Dch（Dチャンネル、制御チャンネル）の信号ハイウェイが光ハイウェイ上はアナログ加入者専用に圧縮されているため、そのままデジタル加入者を収容することはできない。

【0017】尚、上記SGchのCO（Control）は、交換機側から端末側に対する制御である。そして、更に、上記SGchのST（Status）は、上記CO（Control）に対する端末側から交換機側に対する端末側の状態である。

【0018】従って、音声（加入者収容用）タイムスロットを32タイムスロットを1群として管理し、音声用（加入者収容用）のタイムスロットにSGch（ST／CO）、Dch（Dチャンネル）の信号を割り当てる。この一群をスーパーハンドリンググループ（SHG）と呼ぶ。このスーパーハンドリンググループ（SHG）のタイムスロットの収容内容を図5に示している。

【0019】そして、この一個のスーパーハンドリンググループ（SHG）には、8回線のデジタル加入者を収容することができる。従って、SHG1～SHG3によって、24回線分のデジタル（I）加入者を収容することができる。そして、このスーパーハンドリンググループ（SHG）の一群のタイムスロットは、加入者交換機で2Mbpsハイウェイに固定接続され、デジタル加入者線交換機に接続されている。

【0020】

【発明が解決しようとする課題】上述の従来の光8Mbpsハイウェイのフレームフォーマット（図4、図5）によるアナログ（A）加入者線又はデジタル（I）加入者線収容（多重化）方法では、アナログ（A）加入者線を効率的に112回線分収容（多重化）することができる。

【0021】しかしながら、デジタル（I）加入者線は32タイムスロット単位（SHG単位）の管理であるため、1フレーム（128タイムスロット）中にはデジタル（I）加入者線をSHG1～SHG3までの最大32×3＝96タイムスロットに割り当てても、1個のSHGに8個のデジタル（I）加入者線（B0～B7チャンネル）しか、収容できず、合計3個のSHGには、24個（＝8×3）のデジタル（I）加入者線しか収容（多重化）できない。

## 6

【0022】つまり、上述の図4、図5の光8Mbpsハイウェイフレームに収容（多重化）できるアナログ

（A）加入者線数とデジタル加入者線数の比は、

112（アナログ加入者線数）：24（デジタル加入者線数）＝4.6：1

となる。

【0023】一方、アナログ（A）加入者線とデジタル（I）加入者線のチャンネル比は、

1B（アナログ加入者線チャンネル数）：2B（デジタル加入者線チャンネル数）

である。

【0024】この様に、単純にチャンネル数比で考えると、1：2であるにも関わらず、上述の図4、図5による光8Mbpsのハイウェイフォーマットによる加入者線収容（多重化）では、4.6：1であるので、デジタル（I）加入者線の収容（多重化）効率が非常に悪いという問題がある。

【0025】また更に、上述の光8Mbpsハイウェイフレームにおけるデジタル（I）加入者線の収容（多重化）がスーパーハンドリンググループ（SHG）単位であるため、アナログ（A）加入者線からデジタル（I）加入者線への種別の移行（置き換え）に伴い、収容（多重化）制限が生じて効率的にそのまま置き換えてデジタル（I）加入者線を収容（多重化）できなくなることが予想される。

【0026】上記の様な問題は、将来の情報化社会の高度化に伴い、アナログ（A）加入者からデジタル（I）加入者へ移行する量が多くなればなるほど、収容（多重化）効率の悪さ（収容制限が大きくなること）が顕著になる。従って、アナログ（A）加入者線も、更にデジタル（I）加入者線も効率的に収容（多重化）する加入者線多重化方式が要請されていた。

【0027】この発明は、以上の課題に鑑み為されたものであり、その目的とするところは、アナログ（A）加入者線信号又はデジタル（I）加入者線信号を効率的に収容し得る加入者線多重化方式を提供することである。

【0028】

【課題を解決するための手段】この発明は、以上の目的を達成するために、複数のアナログ加入者線のアナログ加入者線信号又は複数のデジタル加入者線のデジタル加入者線信号を多重化して、加入者線多重化ハイウェイフレーム信号（例えば、SDHのSTM-1に準拠したハイウェイフレーム信号など）を得る加入者線多重化方式において、以下の様な特徴的な構成で実現した。

【0029】尚、アナログ加入者線とは、電話機などの音声信号や音響信号などをデジタル化した信号を伝送するもので、例えば、Bチャンネル（64kbps）などに相当する。また、デジタル加入者線とは、ファクシミリ装置やデータ端末装置などからのデジタル信号を伝送するもので、例えば、ISDNの（I）基本インタフェー

## 7

スである2Bチャンネル+Dチャンネル(144k bps = 64k bps × 2 + 16k bps)などに相当する。

【0030】つまり、この発明は、所定数のアナログ加入者線信号又は所定数のデジタル加入者線信号を各加入者線信号の情報量に応じたタイムスロット(例えば、アナログ加入者線の場合は1Bチャンネルのタイムスロット、デジタル加入者線の場合は2Bチャンネルのタイムスロット)に割り当てて収容し、更に上記アナログ加入者線信号又はデジタル加入者線信号用のシグナリング用情報(例えば、SGチャンネル)をタイムスロットに収容する所定の大きさの少なくとも1以上の仮想コンテナ(例えば、VC-11)に上記複数のアナログ加入者線信号又は上記複数のデジタル加入者線信号と上記シグナリング用情報とを収容し、上記所定数のアナログ加入者線信号又は所定数のデジタル加入者線信号と上記シグナリング用情報とを収容している上記各仮想コンテナの上記加入者線信号と上記シグナリング用情報とを上記加入者線多重化ハイウェイフレームの情報フィールドに多重化する仮想コンテナ多重化手段と、上記加入者線多重化ハイウェイフレームに多重化させる複数のアナログ加入者線又デジタル加入者線の制御用又はパケット情報チャンネル用の制御チャンネルを多重化する制御チャンネル多重化手段とを備えたことを特徴とする。

## 【0031】

【作用】この発明の加入者線多重化方式によれば、上記仮想コンテナに、例えば1B(64k bps)チャンネルのアナログ(A)加入者線信号を、この加入者線信号の情報量に応じて収容する単位を1タイムスロットとし、デジタル(I)加入者線信号を基本インタフェース2Bチャンネル+Dチャンネルで収容する場合、2Bチャンネル(64k bps × 2チャンネル)は2タイムスロットで収容することができる。尚、例えば、Dチャンネルは、上記制御チャンネル多重化手段によって多重化する。

【0032】従って、例えば、仮想コンテナとしてVC-11を想定した場合に、例えば、アナログ(A)加入者線信号を24チャンネルを24タイムスロット程度に収容することも可能となる。また、同様なタイムスロットの割り当ての方法によってデジタル(I)加入者線信号は2Bチャンネルを2タイムスロットに割り当てると、12個程度の基本インタフェースを収容することができる。

【0033】また、収容する加入者線に応じたシグナリング用情報も収容されているので、例えば、アナログ(A)加入者インタフェースの場合のSD(Signal Distribution、加入者回路制御情報)/SCN(Scanner、電話機など状態情報)も収容できる。また、デジタル(I)加入者インタフェースの場合のCO(Control、端末用制御情報)/ST(Status、端末側状態情報)なども収容できる。

## 8

【0034】以上の様な仮想コンテナにアナログ(A)加入者線信号又はデジタル(I)加入者線信号を所定数収容することが可能であるので、複数のアナログ(A)加入者線信号又はデジタル(I)加入者線信号を少なくとも1以上の仮想コンテナに収容することができる。

【0035】しかも、アナログ(A)加入者線信号は1タイムスロットで収容し、デジタル(I)加入者線の基本インタフェースの2Bチャンネルは2タイムスロットで収容することで、収容する加入者線の種類が現在主流のアナログ加入者から将来主流のデジタル加入者に移行する場合にあっても、割り当てタイムスロット数が多くなるだけで何の支障もなく収容を移行させることができる。

【0036】更に、上記仮想コンテナに収容された加入者線信号は仮想コンテナ多重化手段によって、仮想コンテナに収容された加入者線信号やシグナリング用情報などを加入者線多重化ハイウェイフレームの情報フィールドに多重化させることができる。

【0037】しかも、例えば、Dチャンネルも制御チャンネル多重化手段によって加入者線多重化ハイウェイフレームに多重化されるので、例えば、アナログ(A)加入者線やデジタル(I)加入者線のBチャンネルやHチャンネル(高速データ伝送用で、H11は1.536Mbps)における通信の呼を制御することができる。また、このDチャンネルは、例えば、16k bps程度を割り当てできるので、パケット通信にも用いることができる。

## 【0038】

【実施例】次にこの発明の加入者線多重化方式を光156Mbps加入者線多重伝送システムに適用した場合の好適な一実施例を図面を用いて説明する。

【0039】この一実施例においては、V点インタフェースを156Mbpsの光ハイウェイで、SDH(同期デジタルハイアラキー)のSTM-1(レベル1)に準拠したフレームフォーマットで延長できる様に構成する。この様な構成を採用することによって上述の従来の加入者収容の効率の悪さや、加入者収容制限を軽減する。

【0040】このため、この一実施例においては、156Mbpsの光ハイウェイ上にアナログ(A)加入者線とデジタル(I)加入者線とを割り付け、アナログ(A)加入者線とデジタル(I)加入者線との収容数比率を2:1にさせる。

【0041】この加入者収容数比率2:1は、音声チャンネル数比で表すと1:1となる。また更に、デジタル(I)加入者線は、基本インタフェース(2Bチャンネル+Dチャンネル)は勿論のこと、1次群(23B+D又は24B)も制約なく収容する。つまり、光156Mbpsのハイウェイフレームフォーマットにおいて、Dch(制御チャンネル)は、16k bpsであるため、Bch(Bチャンネル、64k bps)の1/4のタイムスロット

ト(1タイムスロット=8ビット)を割り当てる。更に、SGch(シグナリングチャネル)は、48マルチフレームに組むことで圧縮し、アナログ(A)加入者数とデジタル加入者数との収容数比率を2:1にさせる。

【0042】この様なフレーム構成によってデジタル(I)インタフェースの一次群(23B+D、又は24B)やVC-11単位のハイウェイの収容(多重化)も制約無く行う。

【0043】システム構成 図6は、この光156Mbps加入者線多重伝送システムの一例の構成図である。この図6において、加入者モジュール(SLM)1は、加入者インタフェース装置(SLIE)21やデジタル加入者線端局装置(ISLT)24からのアナログ(A)加入者線信号やデジタル(I)加入者線信号などを加入者線コントロールユニット(SLCU)11で多重化する。そして、この多重化によって156Mbpsのハイウェイ信号にして、しかも、光信号に変換して光156Mbpsハイウェイ信号として距離フリーで伝送し、ラインクロスコネクタモジュール(LXM)5に与える。

【0044】そして、この光156Mbpsハイウェイには、アナログ(A)加入者線の場合は1Bチャンネルが1回線であるので、1800(=120×15)回線分の加入者線信号が多重化される。また、デジタル(I)加入者線の場合は、2Bチャンネルが1回線であるので、900(=1800÷2)回線分の加入者線信号が多重化される。

【0045】このため、この図6の加入者線コントロールユニット(SLCU)11には、光加入者線多重化部11aが備えられている。そして、この光加入者線多重化部11aは、加入者インタフェース装置(SLIE)21やデジタル加入者線端局装置(ISLT)24からのアナログ(A)加入者線信号やデジタル(I)加入者線信号を、光156Mbpsハイウェイに効率的に収容(多重化)するためのフォーマット変換を行い、STM-1に準拠したフォーマットを形成し、そして、156Mbpsの光信号に変換するものである。

【0046】一方、図6の遠隔多重装置(RT)部4は、アナログ(A)加入者線又はデジタル(I)加入者線の加入者インタフェース装置(SLIE)41からの8Mbpsのハイウェイ信号に多重化して遠隔多重伝送装置(RT)31に与える。この8Mbpsハイウェイは、上述で図4、図5で説明したハイウェイ構成と同じである。従って、アナログ(A)加入者線の場合は、112回線分が多重化される。また、デジタル(I)加入者線の場合は、24回線分が多重化されている。

【0047】そして、遠隔多重伝送装置(RT)31は、電気の8Mbpsハイウェイ信号を光ハイウェイ信号に変換して、距離フリーで伝送してラインクロスコネクタモジュール(LXM)5に与える。

【0048】この図6において、ラインクロスコネクタモジュール(LXM)5は、クロスコネクタスイッチ機能を備え、例えば、加入者モジュール(SLM)1からの光156Mbpsハイウェイ信号を光156Mbpsインタフェース集線通話路装置(LSC)156に伝送させたり、又はアダプタ(ADP)71に伝送させたりする。

【0049】そして、この図6において、アダプタ(ADP)71に与えられた光156Mbpsハイウェイ信号は、ここで最大16に分離され、それぞれ基本インタフェース用信号装置(ISEB)25(1)~25(16)に与えられる。

【0050】この様な一実施例の光156Mbps加入者線多重伝送システムにおいて、特徴的な部分は、アナログ(A)加入者線信号又はデジタル(I)加入者線信号を効率的に多重化して光156Mbpsハイウェイで伝送するところであるので、この実施内容を中心に更に具体的に以下で説明する。

【0051】そして、この光156Mbpsハイウェイのフレームフォーマットは、NNI(ネットワーク・ノード・インタフェース)に適用されている同期デジタルハイレキ(SDH)のSTM-1のフレームフォーマットに準拠したものを一例として想定する。

【0052】このSTM-1は、一般に基本的な構成として、SOH(セクションオーバーヘッド)部とペイロード部とから構成されている。SOH部は、中継や多重などのため情報が設定されている。ペイロード部は、加入者の端末装置などからの伝送情報を収容する。

【0053】多重化の機能構成 次に電気の加入者線信号から光156Mbpsハイウェイ信号を得るための、光加入者線多重化部11aの一例の機能ブロックを図7を用いて説明する。

【0054】この図7において、光加入者線多重化部11aは、加入者線多重化フレーム変換(FMCONV)部71と、SOH(セクション・オーバーヘッド)処理部72と、HWINF(ハイウェイ・インタフェース)部73と、O/E(光/電気変換)部74とから構成されている。

【0055】そして、この図7において、加入者線多重化フレーム変換(FMCONV)部71は、具体的には後述の図8の説明で明かにするが、図6の説明の加入者線コントロールユニット(SLCU)11から、主にアナログ(A)及びデジタル(I)加入者線信号などからなる32Mbpsに形成されたBチャンネル信号やDチャンネル信号やSGチャンネル信号が供給される。

【0056】そして、加入者線多重化フレーム変換(FMCONV)部71は、この様にして供給された32Mbpsの各信号からSTM-1に準拠したフレーム構成に多重化させるために、例えば、仮想コンテナVC-11などを単位とした加入者線信号の収容を行う。そし

て、上記VC-11に収容されている加入者線信号やSGチャンネル信号などをSTM-1に準拠したフレームのペイロードに各情報を収容する。更に、D(制御)チャンネルも加入者線信号に応じてペイロードに収容する。

【0057】このペイロードへ各情報を収容(多重化)した結果は、後述の図1、図10～図13に示す。この様にしてペイロードに各情報を収容(多重化)した信号は、次にSOH(セクション・オーバーヘッド)処理部72に供給する。

【0058】そして、この図7において、SOH(セクション・オーバーヘッド)処理部72は、中継SOH部や多重SOH部やAU-32ポインタ(PTR)を供給されたペイロード信号に付加してSTM-1に準拠したフレームフォーマットを形成してHWINF(ハイウェイ・インタフェース)部73に19Mbpsで例えば19Mbpsで供給する。

【0059】このSOH部及びAU-32ポインタ(PTR)部は、後述する図9に示す。そして、STM-1に準拠したフレームフォーマットを後述する図1に示している。

【0060】そして、この図7において、次にハイウェイ・インタフェース(HWINF)部73は、供給された19Mbpsの上記フレームフォーマットから156Mbpsのハイウェイに変換する。従って、この変換には複数フレームを取り込んだ後、156Mbpsのクロックを用いて出力する。この様にして電気信号によるSTM-1に準拠した156Mbpsハイウェイ信号を出力し、光/電気(O/E)変換部74に与える。

【0061】そして、この図7の光/電気(O/E)変換部74は、供給される電気信号の156Mbpsハイウェイ信号から光信号の156Mbpsハイウェイ信号に変換して出力する。この光156Mbpsハイウェイ信号は光ファイバケーブルなどで伝送する。

【0062】加入者線多重化フレーム変換(FMCONV)部71の構成 図8は一実施例の加入者線多重化フレーム変換(FMCONV)部71の機能ブロック図である。この図8において、内部のスイッチ回路からBチャンネル(アナログ加入者線)信号のSOH処理部72への制御を行うBチャンネル制御回路81を備える。

【0063】更に、この図8において、内部のスイッチ回路からのDチャンネル(制御チャンネル)信号はDチャンネルフォーマット変換回路83でフォーマット変換を行ってDチャンネル制御回路82に与える。そして、Dチャンネル制御回路82は、SOH処理部72へ変換後のDチャンネル信号を与える。更に、内部のスイッチ回路からのSGチャンネル(シグナリング・チャンネル)はSGチャンネルマルチフレーム変換回路85で48マルチフレーム変換を行いSGチャンネル制御回路84に与える。そして、SGチャンネル制御回路84は、SGチャンネル信号をSOH処理部72へSGチャンネル信号を与える。

【0064】また、この図8において、タイミング制御回路86は、Bチャンネル制御回路81と、Dチャンネル制御回路82と、SGチャンネル制御回路84とに与えて、SOH処理部72への出力を制御する。

【0065】光156Mbpsハイウェイの構成 次にこの一実施例で特徴的な1Bチャンネルのアナログ

(A)加入者線信号と、2Bチャンネル+Dチャンネルのデジタル(I)加入者線信号とを効率的にハイウェイに収容(多重化)して、STM-1に準拠した光156Mbpsするための収容(多重化)配置を具体的に説明する。

【0066】(ハイウェイの全体概要) 図1は、この一実施例の光156Mbpsハイウェイのフォーマットである。この図1において、このハイウェイフォーマットは、加入者線多重伝送フォーマットであり、このフォーマットはSTM-1に準拠した形式でアナログ

(A)加入者線信号とデジタル(I)加入者線信号とDチャンネル(制御チャンネル)信号とSGチャンネル(シグナリング・チャンネル)信号などを収容(多重化)する。

【0067】そして、この図1において、このハイウェイフォーマットは、STM-1に準拠しているため、0行～8行までの各行が270タイムスロット(TS0～TS269、270列)から構成される。そして、1タイムスロットは、例えば、8ビットで構成されている。

【0068】そして、図1のフォーマットの伝送方向は、0行目のタイムスロット(TS)0から順番に8行目のタイムスロット(TS)269までシリアルに伝送出力される。

【0069】((SOH・PTR)) そして、図1の0行目～2行目までのタイムスロット0～タイムスロット8までは、中継SOHであり、中継器と中継器、又は中継器と端局中継装置の間の伝送路の管理をするための情報(図9)が設定される。そして、3行目のタイムスロット0～タイムスロット8までは、AU-32ポインタ(PTR)であり、ペイロード部に収容されている3つのVC-32(1)～(3)に対するポインタ値が設定される。そして、4行目～8行目のタイムスロット0～タイムスロット8までは、多重SOHであり、端局中継装置間の伝送路の管理をするための情報(図9)が設定される。

【0070】((POH)) そして、図1の0行目～8行目までのタイムスロット9～タイムスロット11までは、VC-32(1)～(3)用のバスオーバーヘッド(POH)が収容される。このPOHは、多重化装置間のバス管理に使用する。このバスオーバーヘッド(POH)のフォーマットは後述の図10で説明する。

【0071】((VC-32(1)のペイロード))

そして、図1のタイムスロット12～95(84TS)はVC-32(1)のペイロードである。このVC-32(1)のペイロードには、アナログ(A)加入者

線信号(1Bチャンネル)の場合、最大600加入者線(チャンネル)分の信号が収容(多重化)される。また、デジタル(I)加入者線信号(2Bチャンネル)の場合、最大300加入者線(チャンネル)分の信号が収容(多重化)される。

【0072】更に、このVC-32(1)のペイロードには、Dチャンネル(制御チャンネル)が、72タイムスロット(=9TS×8行)に収容される。尚、このDチャンネル(制御チャンネル)は、16kbpsとするため、1タイムスロット(1バイト=8ビット、64kbps)に、2ビット単位で割り当てる。従って、1タイムスロットにDチャンネル(制御チャンネル)が4チャンネル収容される。よって、このVC-32(1)のペイロードには、72タイムスロットに、最大288チャンネル(72TS×4チャンネル)のDチャンネル(制御チャンネル)が収容(多重化)される。

【0073】そして、この図1において、このVC-32(1)のペイロードには、その他にポインタや加入者モジュール(SLM)監視用情報なども収容(多重化)される。

【0074】上述のVC-32(1)のペイロードのフォーマットについては、後述する図11で説明する。

【0075】((固定スタッフ)) そして、この図1において、0行目~8行目までのタイムスロット96~98は、速度調整用の固定スタッフデータが収容(多重化)される。更に、0行目~8行目までのタイムスロット183~185にも、速度調整用の固定スタッフデータが収容(多重化)される。

【0076】((VC-32(2)のペイロード))

更に、図1において、0行目~8行目のタイムスロット99~182(84TS)はVC-32(2)のペイロードである。このVC-32(2)のペイロードには、アナログ(A)加入者線信号(1Bチャンネル)の場合、最大600加入者線(チャンネル)分の信号が収容(多重化)される。また、デジタル(I)加入者線信号(2Bチャンネル)の場合、最大300加入者線(チャンネル)分の信号が収容(多重化)される。

【0077】更に、このVC-32(2)のペイロードには、Dチャンネル(制御チャンネル)が、72タイムスロット(=9TS×8行)に収容される。尚、このDチャンネル(制御チャンネル)は、16kbpsとするため、1タイムスロット(1バイト=8ビット、64kbps)に、2ビット単位で割り当てる。従って、1タイムスロットにDチャンネル(制御チャンネル)が4チャンネル収容される。よって、このVC-32(2)のペイロードには、72タイムスロットに、最大288チャンネル(72TS×4チャンネル)のDチャンネル(制御チャンネル)が収容(多重化)される。

【0078】そして、この図1において、このVC-32(2)のペイロードには、その他にポインタや加入者

モジュール(SLM)試験アクセス信号なども収容(多重化)される。

【0079】上述のVC-32(2)のペイロードのフォーマットについては、後述する図12で説明する。

【0080】((VC-32(3)のペイロード))

更にまた、図1において、0行目~8行目までのタイムスロット186~269(84TS)は、VC-32(3)のペイロードである。このVC-32(3)のペイロードには、アナログ(A)加入者線信号(1Bチャンネル)の場合、最大600加入者線(チャンネル)分の信号が収容(多重化)される。また、デジタル(I)加入者線信号(2Bチャンネル)の場合、最大300加入者線(チャンネル)分の信号が収容(多重化)される。

【0081】更に、このVC-32(3)のペイロードには、Dチャンネル(制御チャンネル)が、81タイムスロット(=9TS×9行)に収容される。尚、このDチャンネル(制御チャンネル)は、16kbpsとするため、1タイムスロット(1バイト=8ビット、64kbps)に、2ビット単位で割り当てる。従って、1タイムスロットにDチャンネル(制御チャンネル)が4チャンネル収容される。よって、このVC-32(3)のペイロードには、81タイムスロットに、最大324チャンネル(81TS×4チャンネル)のDチャンネル(制御チャンネル)が収容(多重化)される。

【0082】そして、この図1において、このVC-32(3)のペイロードには、その他に75チャンネルのSG(Control/Status、シグナリング、又はSD/COなどの)チャンネルなども収容(多重化)される。

【0083】上述のVC-32(3)のペイロードのフォーマットについては、後述する図13で説明する。

【0084】((加入者線収容チャンネル数)) 従って、上述のVC-32(1)~(2)のペイロードには、アナログ(A)加入者線信号(1Bチャンネル)だけを収容(多重化)する場合、最大1800(=600チャンネル/VC×3VC)加入者線(チャンネル)分の信号を収容(多重化)することができる。

【0085】また、デジタル(I)加入者線信号(2Bチャンネル)だけを収容(多重化)する場合、最大900(=300チャンネル/VC×3VC)加入者線(チャンネル)分の信号を収容(多重化)することができる。

【0086】更に、アナログ(A)加入者線信号又はデジタル(I)加入者線信号のいずれを収容(多重化)する場合であっても、Dチャンネル(制御チャンネル)は、900(=288+288+324)チャンネルを収容(多重化)することができる。また、SG(シグナリング、I加入者の場合のCO/ST、アナログ加入者の場合のSD/SCN)チャンネルも、75チャンネル分を収容することができた。

【0087】(SOH・PTR部のフォーマット)

10

20

30

40

50

図9は、SOH（セクションオーバーヘッド）及びPTR（AU-32ポインタ）のフォーマットである。この図9において、×印のタイムスロットは、空白である。

【0088】（（中継SOH））そして、中継SOHのA1、A2は、フレーム同期のタイムスロットである。B1は中継セクションの誤り監視のタイムスロットである。C1はSTM-1に準拠した識別番号のタイムスロットである。D1～D3は中継セクションのデータ通信のタイムスロットである。E1は中継セクションの音声打合せのタイムスロットである。F1は中継セクションの故障特定のタイムスロットである。

【0089】（（AU-32PTR））図9のAU-32PTR（ポインタ）（3行目）は、ペイロードに収容（多重化）されている3個のVC-32（1）～（3）に対するポインタが設定される。

【0090】（（多重SOH））図9の多重SOHのB2は、セクション誤りの監視のタイムスロットである。K1は切替え系の制御のタイムスロットである。K2は多重セクション状態の転送のタイムスロットである。D4～D12は多重セクションのデータ通信のタイムスロットである。Z1は多重予備のタイムスロットである。Z2は多重誤り状態通知のタイムスロットである。E2は多重セクションの音声打合せのタイムスロットである。

【0091】（POHのフォーマット）図10において、タイムスロット9と10と11は各同じPOHが設定されている。そして、タイムスロット9はVC-32（1）用のもので、タイムスロット10はVC-32（2）用のもので、タイムスロット11は、VC-32（3）用のものである。

【0092】そして、図10において、各POHのJ1はバスの導通監視のタイムスロットである。B3はバスの誤り監視のタイムスロットである。C2はバスの情報識別のタイムスロットである。G1は送信バス状態の誤り通知のタイムスロットである。F2は保守用チャンネルのタイムスロットである。H4はTUMマルチフレーム番号の識別のタイムスロットである。Z3～Z5は予備のタイムスロットである。

【0093】アナログ（A）加入者線収容のための単位VC-11のフォーマット 次にペイロードに収容（多重化）するアナログ（A）加入者線信号の収容単位として、VC-11を基本とする収容のための一例のフォーマットを示す。図15（a）は、アナログ（A）加入者線信号の収容（多重化）のためのVC-11のフォーマットを示している。この図15（a）において、このVC-11は9行×3列で構成されている。

【0094】そして、この図15（a）において、V1～V4はポインタを設定するタイムスロットで、1タイムスロットで1バイト（8ビット）構成としている。V5はバスオーバーヘッド（POH）のタイムスロットであ

る。A1～A24はアナログ（A）加入者線信号を収容（多重化）するためのタイムスロットであって、1タイムスロットには1アナログ（A）加入者線の信号が1Bチャンネル（64kbps）で収容される。従って、このVC-11にアナログ（A）加入者線信号が24チャンネル収容（多重化）される。

【0095】そして、この図15（a）のSG（シグナリング）チャンネルは、アナログ（A）加入者線信号の収容の場合は、SD（Signal Distribution、加入者回路制御情報）/SCN（Scanner、電話機などの状態を表す情報）である。

【0096】従って、SG（シグナリング）チャンネルは、図15（b）、（c）にそのフォーマットを示す様に、48マルチフレーム（MF）に対してSD又はSCNを割り当てた。

【0097】この図15（b）は、SGチャンネルがSDの場合のフォーマットを示している。そして、MF1～2はA1チャンネル用であって、MF1はSDの第2フレームを割り当て、LSB（最下位ビット）にはマルチフレーム識別ビットF1（例えば、1）を割り当てている。そして、MF2には、SDの第3フレームを割り当て、LSBにはマルチフレーム識別ビットF2（例えば、0）を割り当てている。

【0098】上述の様に、A2～A24チャンネル用のマルチフレームに対しても同様な態様でSD情報が設定される。

【0099】また、図15（c）は、SG（シグナリング）チャンネルがSCNの場合のフォーマットを示している。そして、MF1～2は、A1チャンネル用のSCN情報が設定され、MF1とMF2とは同一のSCN情報が設定される。そして、A2～A24チャンネル用のSCN情報も同様に収容される。

【0100】以上の様にアナログ（A）加入者線信号A1～A24チャンネルまでのSG（SD/SCN）チャンネルが48マルチフレーム化されて収容（多重化）される。

【0101】そして、再び図15（a）において、1列目の0行目～8行目の9行の信号はVC-32（1）のペイロードの75個のタイムスロットに収容（多重化）される（図11）。更に、2列目の0行目～8行目までの9行の信号もVC-32（2）のペイロードの75個のタイムスロットに収容（多重化）される（図12）。更に、3列目の0行目～8行目までの9行の信号もVC-32（3）のペイロードの75個のタイムスロットに収容（多重化）される（図13）。

【0102】デジタル（I）加入者線収容のための単位VC-11のフォーマット 次にペイロードに収容（多重化）するデジタル（I）加入者線信号の収容単位として、VC-11を基本とする収容のための一例のフォーマットを示す。図14（a）は、デジタル（I）加



入者線信号の収容(多重化)のためのVC-11のフォーマットを示している。この図14(a)において、このVC-11も9行×3列で構成されている。

【0103】そして、この図14(a)において、V1~V4のタイムスロットはポインタを設定するタイムスロットであって、1タイムスロットは1バイト(8ビット)で構成している。V5はバスオーバーヘッド(POH)のタイムスロットである。

【0104】この図14(a)のA1~A24はデジタル(I)加入者線信号を収容(多重化)するためのタイムスロットである。デジタル(I)加入者線信号は2Bチャンネル(64kbp s×2チャンネル)で構成されるため、A1~A24の24タイムスロットに、12チャンネルのデジタル(I)加入者線信号が収容(多重化)される。この図14(a)においては、I1(タイムスロットA1とA2による)チャンネル~I12(タイムスロットA23とA24による)チャンネルで示している。

【0105】この図14(a)において、SG(シグナリング)チャンネルは、デジタル(I)加入者線信号の収容の場合は、CO(Control)/ST(Status)であって、COは交換機側から端末側へのコマンドであり、STは端末側から交換機側への状態通知である。

【0106】従って、SG(シグナリング)チャンネルは、図14(b)にそのフォーマットを示す様に、48マルチフレーム(MF)に対して割り当てている。つまり、MF1~3に対してデジタル(I)加入者線信号I1を割り得てている。

【0107】そして、MF1は、I1チャンネルのCO/STの第1フレームを割り得て、このタイムスロットのLSB(最下位ビット)にマルチフレーム識別ビットF0を設定している。そして、MF2は、I1チャンネルのCO/STの第2フレームを割り得て、このタイムスロットのLSBにマルチフレーム識別ビットF1を設定している。そして、MF3は、I1チャンネルのCO/STの第3フレームを割り得て、このタイムスロットのLSBにマルチフレーム識別ビットF2を設定している。

【0108】そして、F0~F2のデータは、COの場合、例えば、『110』である。STの場合、例えば、『001』である。

【0109】以上の様にして、デジタル(I)加入者線信号I2チャンネル~I12チャンネルまでのSGチャンネルが48マルチフレーム化されて収容(多重化)される。

【0110】そして、再び図14(a)において、1列目の0行目~8行目までの9行の信号はVC-32

(1)のペイロードの75個のタイムスロットに収容(多重化)される(図11)。更に、2列目の0行目~8行目までの9行の信号もVC-32(2)のペイロードの75個のタイムスロットに収容(多重化)される

(図12)。更に、3列目の0行目~8行目までの9行の信号もVC-32(3)のペイロードの75個のタイムスロットに収容(多重化)される(図13)。

【0111】(VC-32(1)ペイロード部のフォーマット) 図11は、図1のハイウェイにおけるペイロードのVC-32(1)は、84列×9行で構成されている。そして、このVC-32(1)の中には、図14(a)のデジタル(I)インタフェースの場合のVC-11で形成された1列目の9行の信号がこの図11のタイムスロット(12~86)×9行に収容(多重化)されている。

【0112】従って、図14(a)のデジタル(I)加入者線信号の収容(多重化)の場合は、図11のフォーマットに300(=4×75)チャンネルのデジタル(I)加入者線信号を収容(多重化)することができる。

【0113】また、VC-32(1)に図15(a)のアナログ(A)インタフェースの場合のVC-11を収容する場合、VC-11の1列目の9行の信号が図11のタイムスロット(12~86)×9行に収容(多重化)されている。

【0114】従って、図15(a)のアナログ(A)加入者線信号の収容(多重化)の場合は、図11のフォーマットに600(=8行×75TS)チャンネルのアナログ(A)加入者線を収容(多重化)することができる。

【0115】更に、この図11のVC-32(1)には、Dチャンネルの収容タイムスロットである、D10~D207までの内の72タイムスロット(=8行×9TS)に、Dチャンネルが収容される。そして、Dチャンネルは16kbp sであるため、64kbp sの1タイムスロットには、4個のDチャンネルが収容できる。従って、72個のタイムスロットには、288個(=72TS×4個/TS)のD(制御)チャンネルが収容(多重化)されている。加入者モジュール(SLM)監視情報SV1~SV9もタイムスロット87~95に収容(多重化)されている。

【0116】(VC-32(2)ペイロード部のフォーマット) 図12は、図1のハイウェイにおけるペイロードのVC-32(2)は、84列×9行で構成されている。そして、このVC-32(2)の中には、図14(a)のデジタル(I)インタフェースの場合のVC-11で形成された2列目の9行の信号がこの図12のタイムスロット(99~173)×9行に収容(多重化)されている。

【0117】従って、図14(a)のデジタル(I)加入者線信号の収容(多重化)の場合は、図12のフォーマットに300(=4×75)チャンネルのデジタル(I)加入者線信号を収容(多重化)することができる。

【0118】また、VC-32(2)に図15(a)の

アナログ(A)インタフェースの場合のVC-11を収容する場合、VC-11の2列目の9行の信号が図12のタイムスロット(99~173)×9行に収容(多重化)されている。

【0119】従って、図15(a)のアナログ(A)加入者線信号の収容(多重化)の場合は、図12のフォーマットに600(=8行×75TS)チャンネルのアナログ(A)加入者線を収容(多重化)することができる。

【0120】更に、この図12のVC-32(2)には、Dチャンネルの収容タイムスロットである、D19~D216までの内の72タイムスロット(=8行×9TS)に、Dチャンネルが収容される。そして、Dチャンネルは16kbpsであるため、64kbpsの1タイムスロットには、4個のDチャンネルが収容できる。従って、72個のタイムスロットには、288個(=72TS×4個/TS)のD(制御)チャンネルが収容(多重化)されている。加入者モジュール(SLM)試験アクセス信号T1~T9もタイムスロット174~182に収容(多重化)されている。

【0121】(VC-32(3)ペイロード部のフォーマット) 図13は、図1のハイウェイにおけるペイロードのVC-32(3)は、84列×9行で構成されている。そして、このVC-32(3)の中には、図14(a)のデジタル(I)インタフェースの場合のVC-11で形成された3列目の9行の信号がこの図13のタイムスロット(186~269)×9行に収容(多重化)されている。

【0122】従って、図14(a)のデジタル(I)加入者線信号の収容(多重化)の場合は、図13のフォーマットに300(=4×75)チャンネルのデジタル(I)加入者線信号を収容(多重化)することができる。

【0123】また、VC-32(3)に図15(a)のアナログ(A)インタフェースの場合のVC-11を収容する場合、VC-11の3列目の9行の信号が図13のタイムスロット(186~269)×9行に収容(多重化)されている。

【0124】従って、図15(a)のアナログ(A)加入者線信号の収容(多重化)の場合は、図13のフォーマットに600(=8行×75TS)チャンネルのアナログ(A)加入者線を収容(多重化)することができる。

【0125】更に、この図13のVC-32(3)には、Dチャンネルの収容タイムスロットである、D1~D225までの内の81タイムスロット(=9行×9TS)に、Dチャンネルが収容される。そして、Dチャンネルは16kbpsであるため、64kbpsの1タイムスロットには、4個のDチャンネルが収容できる。従って、81個のタイムスロットには、324個(=81TS×4個/TS)のD(制御)チャンネルが収容(多重化)されている。

【0126】また更に、SG(シグリング)チャンネルは、0行目のタイムスロット186~260に75個収容(多重化)されている。

【0127】(Iインタフェース1次群の収容の場合のフォーマット) 次にデジタル(I)インタフェース1次群(1.536Mbps)を光156Mbpsハイウェイフォーマットに収容(多重化)する場合のフォーマットを示す。図16(a)はIインタフェース1次群の全体フォーマットである。

10 【0128】この図16(a)において、V1~V4のタイムスロット(1タイムスロット、1バイト)はポイントである。V5はバスオーバーヘッド(POH)である。A1~A24はIインタフェース1次群を収容(多重化)するためのタイムスロットである。Iインタフェース1次群は23B+Dチャンネル、又は24Bチャンネルである。

【0129】23B+Dチャンネルの収容の場合は、タイムスロットA1~A23に23Bチャンネルを収容し、そして、タイムスロットA24には、D(制御)チャンネルを収容する。また、Iインタフェース1次群を24Bチャンネルで収容する場合は、タイムスロットA1~A24に24Bチャンネルを収容する。

【0130】そして、この図16(a)のSG(シグリング)チャンネルは、図16(b)に示す様に、3マルチフレーム(MF)に割り当てる。そして、3マルチフレームでH1チャンネルを構成する。つまり、MF1はCO/STの第1フレームを割り当て、このMF1のLSBには、マルチフレーム識別ビットF0を設定する。MF2はCO/STの第2フレームを割り当て、このMF2のLSBには、マルチフレーム識別ビットF1を設定する。MF3はCO/STの第3フレームを割り当て、このMF3のLSBには、マルチフレーム識別ビットF2を設定する。そして、上記F0~F2は、COの場合、例えば、『110』とし、STの場合は、例えば、『001』とする。

【0131】そして、再び図16(a)において、1列目の0行目~8行目までの9行の信号はVC-32

(1)のペイロードの75個のタイムスロットに収容(多重化)される(図11)。更に、2列目の0行目~8行目までの9行の信号もVC-32(2)のペイロードの75個のタイムスロットに収容(多重化)される(図12)。更に、3列目の0行目~8行目までの9行の信号もVC-32(3)のペイロードの75個のタイムスロットに収容(多重化)される(図13)。

【0132】以上の様なフォーマットでデジタル(I)インタフェース1次群(1.536Mbps)も光156Mbpsハイウェイフォーマットに収容(多重化)することもできる。

【0133】以上の一実施例の光156Mbps加入者線多重伝送システムによれば、光156Mbpsハイウ

エイに収容(多重化)される加入者線数は、1Bチャネルのアナログ加入者だけをこのハイウェイに収容(多重化)する場合、最大1800(=600チャネル/(VC-32)×3個VC-32)加入者線収容(多重化)することができる。

【0134】また、基本インタフェースである2Bチャネルのデジタル(I)加入者だけをこのハイウェイに収容(多重化)する場合、最大900(=300チャネル/(VC-32)×3個VC-32)加入者線収容(多重化)することができる。従って、アナログ加入者線とデジタル加入者線のチャネル比が1B:2Bであり、上述のハイウェイに収容(多重化)されている加入者線数の比が1800:900=2:1であるので、従来の4.6:1に比べ非常に収容効率を改善させ、高多重化を実現することができた。

【0135】また、1Bチャネルのアナログ加入者線の収容から2Bチャネルの基本インタフェースのデジタル加入者線の収容に移行する場合にも、1タイムスロット割り当てから2タイムスロット割り当てに変更するだけであるので、従来の様な複雑なフォーマットを使用することなく、容易に移行させることができる。尚、アナログ加入者線信号とデジタル加入者線信号とが混在した収容(多重化)も可能である。

【0136】しかも、D(制御)チャネルやSG(シグナリング)チャネルも支障なく光156Mbpsハイウェイに収容(多重化)させることができる。

【0137】更に、1Bチャネルの64kbpsの0次群による収容や、2B+Dによる基本インタフェースだけでなく、1次群(23+D又は24B)を単位とする収容(多重化)も制約無く容易に行うことができた。

【0138】更にまた、光156Mbpsハイウェイにしたことで、従来に比べ大容量の多重化回線をメタリック(銅線)ケーブルによる延長化よりも非常に長く伝送させることができる。即ち、V点を光156Mbpsハイウェイによって従来に比べ延長化させることができる。

【0139】また、収容単位であるVC-11やVC-32にポイントを割り得ることができるので、VC-11又はVC-32単位での収容も容易に行うことができる。

【0140】更に、ハイウェイをSDHのSTM-1に準拠したフォーマットに形成しているので、B-ISDNにおけるNNI(ネットワーク・ノードインタフェース)技術と類似性を持たせることもできる。

【0141】尚、以上の一実施例においては、光ハイウェイを例として説明したが、光ハイウェイに限定するものではない。更に、伝送速度もSTM-1を意識して156Mbpsを例にして説明したが、この伝送速度に限定するものではない。例えば、多重化する加入者線数によっては、STM-4に準拠した、622Mbps(=

155.52Mbps×4)などのハイウェイ信号の多重化方式にも適用し得る。

【0142】また、光156Mbps加入者線多重伝送システムの構成として、図6の構成に限定するものではない。また、光加入者線多重化部11aの機能ブロック及び加入者線多重化フレーム変換部(FMCONV部)71の機能ブロック構成もこの構成に限定されるものではない。即ち、主にハードウェアで実現することもできるし、主にソフトウェアで実現することもできる。

【0143】

【発明の効果】以上述べた様にこの発明の加入者線多重化方式によれば、少なくとも1以上の仮想コンテナ(例えば、VC-11)に上記複数のアナログ加入者線信号又は上記複数のデジタル加入者線信号と上記シグナリング用情報とを収容し、上記仮想コンテナ多重化手段と、制御チャネル多重化手段とを備えたことによって、アナログ加入者線信号又はデジタル加入者線信号を効率的に収容し、しかも、アナログ加入者からデジタル加入者への移行があっても容易に移行を行うことができる加入者線多重化ハイウェイフレームを得ることができる。

【図面の簡単な説明】

【図1】この発明の一実施例の光156Mbpsハイウェイフォーマットである。

【図2】従来例のアナログ及びデジタル加入者線収容の構成図である。

【図3】従来例の光加入者線多重伝送装置の構成図である。

【図4】従来例の光8Mbpsハイウェイフォーマット(その1)である。

【図5】従来例の光8Mbpsハイウェイフォーマット(その2)である。

【図6】一実施例の光加入者線多重伝送システムの構成図である。

【図7】一実施例の光加入者線多重化部の機能ブロック図である。

【図8】一実施例の加入者線多重化フレーム変換(FMCONV)部の機能ブロック図である。

【図9】一実施例のセクション・オーバーヘッド(SOH)部及びポインタ(PTR)部のフォーマットである。

【図10】一実施例のバスオーバーヘッド(POH)部のフォーマットである。

【図11】一実施例のVC-32(1)ペイロード部のフォーマットである。

【図12】一実施例のVC-32(2)ペイロード部のフォーマットである。

【図13】一実施例のVC-32(3)ペイロード部のフォーマットである。

【図14】一実施例のVC-11のフォーマット(I基本インタフェースの場合)である。

23

【図15】一実施例のVC-11のフォーマット（アナログ加入者インタフェース）である。

【図16】一実施例のIインタフェース1次群のフォーマットである。

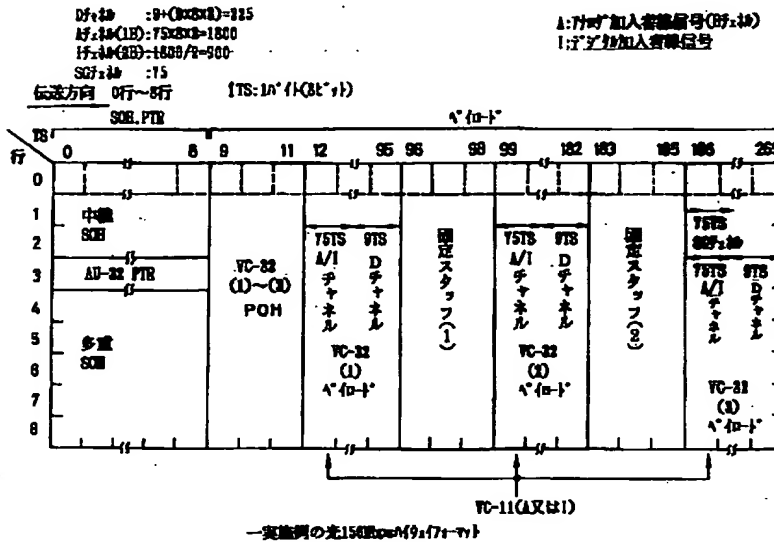
【符号の説明】

A…アナログチャンネル、D…制御チャンネル、I…デジタ

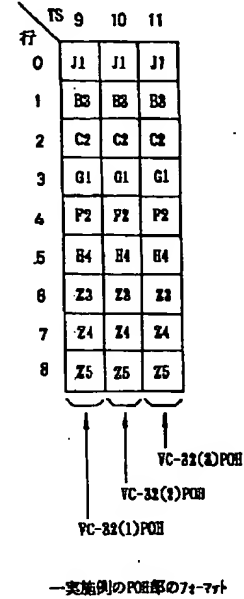
24

ルチャンネル、SG…シグナリングチャンネル、VC-11、VC-32…仮想コンテナ、11a…光加入者線多重化部、71…加入者線多重化フレーム変換部（FMC ONV部）、73…ハイウェイインタフェース部（HWINF部）、81…Bチャンネル制御回路、82…Dチャンネル制御回路、84…SGチャンネル制御回路。

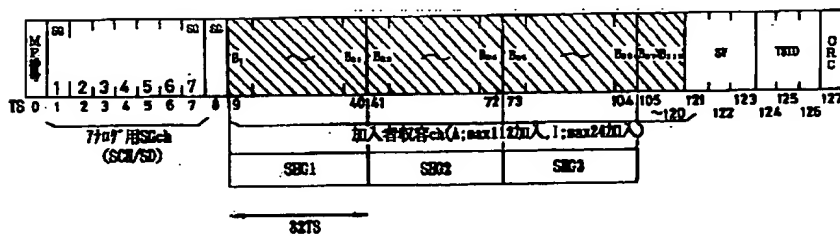
【図1】



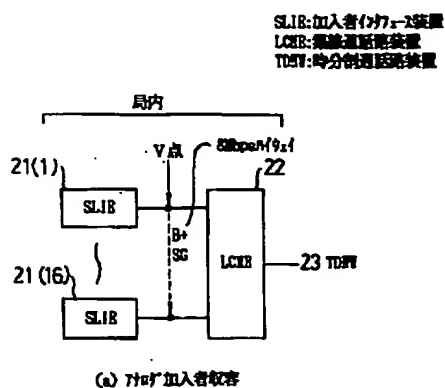
【図10】



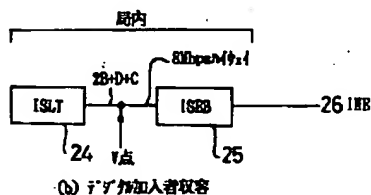
【図4】



【図2】

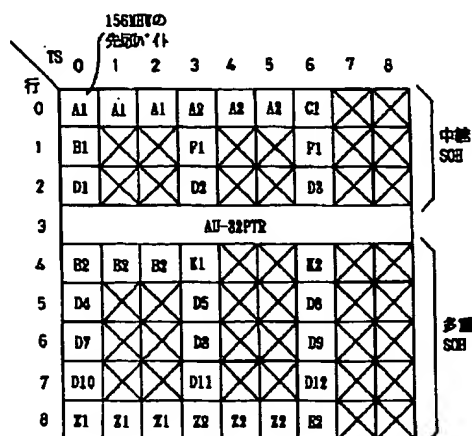


ISLT:7-ス加入者端末装置  
ISB:基本インカム信号装置  
IB:通話装置



従来例の7-ス及7-ス加入者収容の構成図

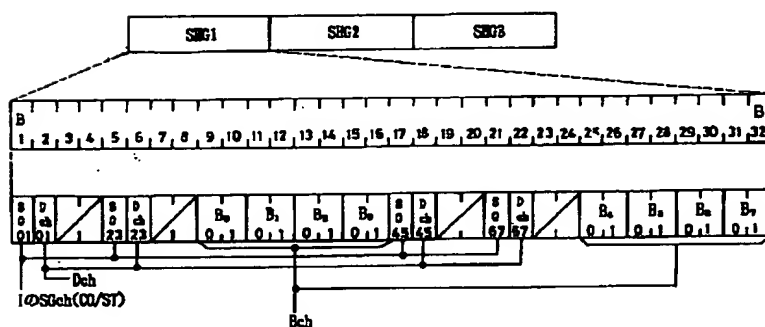
【図9】



X:空白

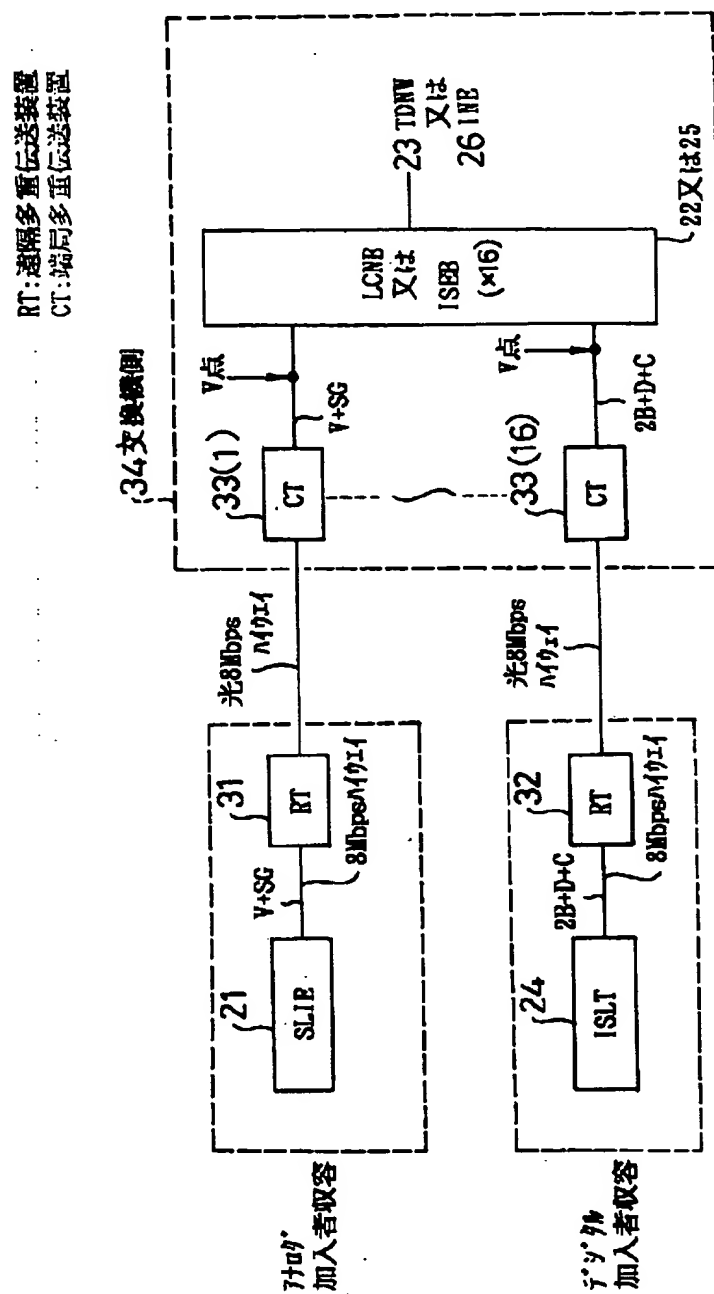
—実施例のSSB・PTR部の7-ス—

【図5】



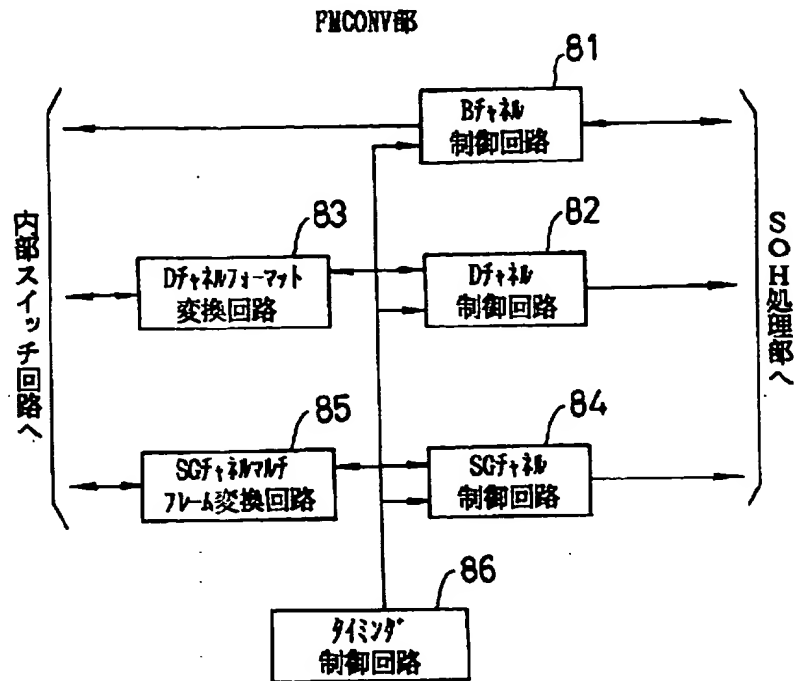
従来例のSSGch(92/7-ス)の7-ス(その2)

【图 3】



### 従来例の光加入者線多重伝送装置の構成図

【図8】



一実施例のFMCONV部の機能ブロック図

【図11】

SV~SY:SLM監視情報  
 V1~V4:5'19'  
 A: Bf+補  
 D: Df+補

TS	12	86	87	95
行	V1~ V4	V1~ V4	SV 1	SV 2
0			D	D
1	A1	A1	19	11
2	A4	A4	27	28
3	A7	A7	D	D
4	A10	A10	64	65
5	A13	A13	D	D
6	A16	A16	118	119
7	A19	A19	D	D
8	A22	A22	145	146
			D	D
			172	173
			D	D
			199	200
			D	D
			207	

75TS      9TS

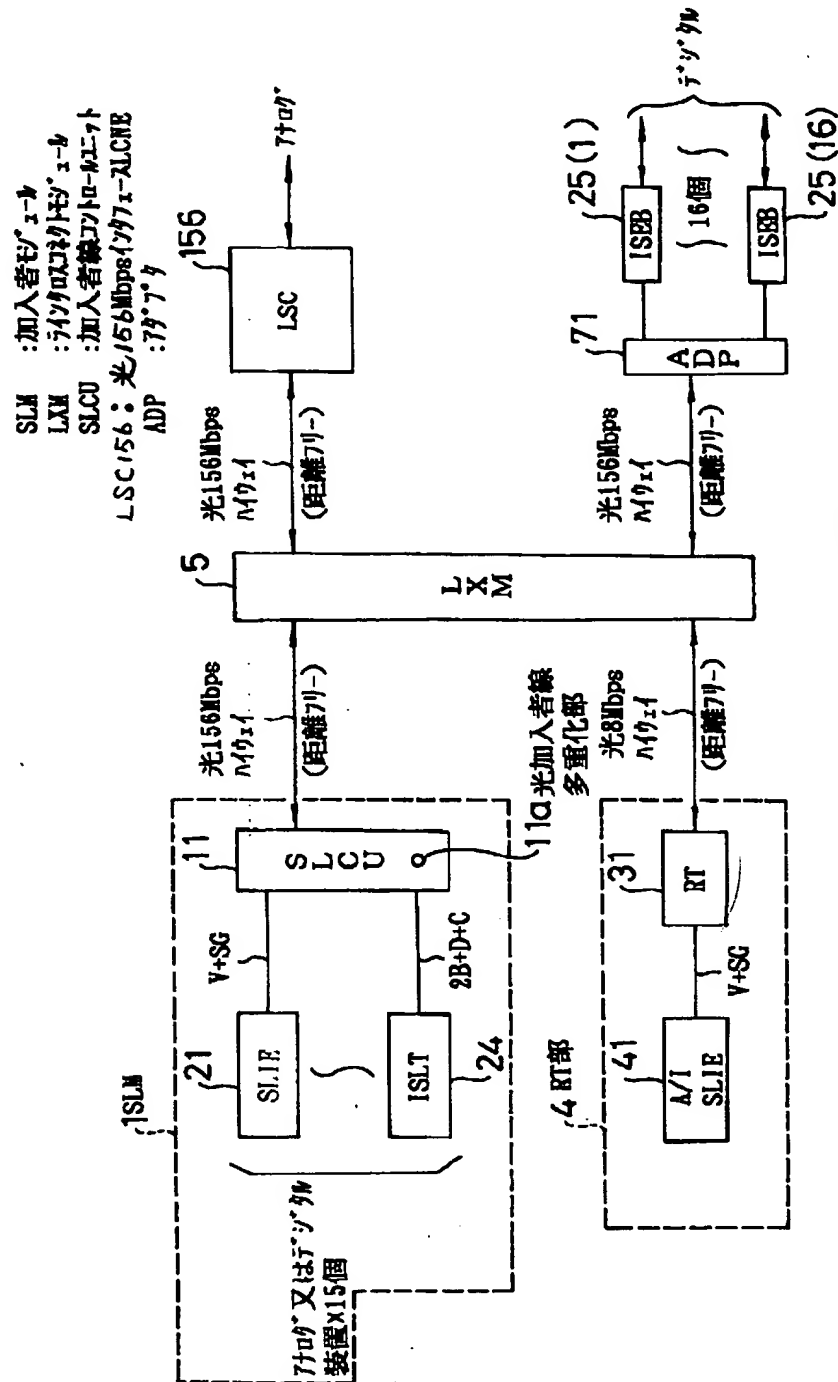
一実施例のVC-32(1)A'10-T'部の7i-7j

【図12】

T1~T9:SLM監視7bit信号  
 TS:POH

TS	99	173	174	182
行	V	V	T	T
0	5	5	1	2
1	A	A	D	D
2	2	2	19	20
3	A	A	D	D
4	5	5	46	47
5	A	A	D	D
6	8	8	73	74
7	A	A	D	D
8	11	11	100	101
9	A	A	D	D
10	14	14	127	128
11	A	A	D	D
12	17	17	154	155
13	A	A	D	D
14	20	20	181	182
15	A	A	D	D
16	23	23	208	209
17	A	A	D	D
18	26	26	235	236
19	A	A	D	D
20	29	29	262	263
21	A	A	D	D
22	32	32	289	290
23	A	A	D	D
24	35	35	316	317
25	A	A	D	D
26	38	38	343	344
27	A	A	D	D
28	41	41	370	371
29	A	A	D	D
30	44	44	397	398
31	A	A	D	D
32	47	47	424	425
33	A	A	D	D
34	50	50	451	452
35	A	A	D	D
36	53	53	478	479
37	A	A	D	D
38	56	56	505	506
39	A	A	D	D
40	59	59	532	533
41	A	A	D	D
42	62	62	559	560
43	A	A	D	D
44	65	65	586	587
45	A	A	D	D
46	68	68	613	614
47	A	A	D	D
48	71	71	640	641
49	A	A	D	D
50	74	74	667	668
51	A	A	D	D
52	77	77	694	695
53	A	A	D	D
54	80	80	721	722
55	A	A	D	D
56	83	83	748	749
57	A	A	D	D
58	86	86	775	776
59	A	A	D	D
60	89	89	802	803
61	A	A	D	D
62	92	92	829	830
63	A	A	D	D
64	95	95	856	857
65	A	A	D	D
66	98	98	883	884
67	A	A	D	D
68	101	101	910	911
69	A	A	D	D
70	104	104	937	938
71	A	A	D	D
72	107	107	964	965
73	A	A	D	D
74	110	110	991	992
75	A	A	D	D
76	113	113	1018	1019
77	A	A	D	D
78	116	116	1045	1046
79	A	A	D	D
80	119	119	1072	1073
81	A	A	D	D
82	122	122	1099	1100
83	A	A	D	D
84	125	125	1126	1127
85	A	A	D	D
86	128	128	1153	1154
87	A	A	D	D
88	131	131	1180	1181
89	A	A	D	D
90	134	134	1207	1208
91	A	A	D	D
92	137	137	1234	1235
93	A	A	D	D
94	140	140	1261	1262
95	A	A	D	D
96	143	143	1288	1289
97	A	A	D	D
98	146	146	1315	1316
99	A	A	D	D
100	149	149	1342	1343
101	A	A	D	D
102	152	152	1369	1370
103	A	A	D	D
104	155	155	1396	1397
105	A	A	D	D
106	158	158	1423	1424
107	A	A	D	D
108	161	161	1450	1451
109	A	A	D	D
110	164	164	1477	1478
111	A	A	D	D
112	167	167	1504	1505
113	A	A	D	D
114	170	170	1531	1532
115	A	A	D	D
116	173	173	1558	1559
117	A	A	D	D
118	176	176	1585	1586
119	A	A	D	D
120	179	179	1612	1613
121	A	A	D	D
122	182	182	1639	1640
123	A	A	D	D
124	185	185	1666	1667
125	A	A	D	D
126	188	188	1693	1694
127	A	A	D	D
128	191	191	1720	1721
129	A	A	D	D
130	194	194	1747	1748
131	A	A	D	D
132	197	197	1774	1775
133	A	A	D	D
134	200	200	1801	1802
135	A	A	D	D
136	203	203	1828	1829
137	A	A	D	D
138	206	206	1855	1856
139	A	A	D	D
140	209	209	1882	1883
141	A	A	D	D
142	212	212	1909	1910
143	A	A	D	D
144	215	215	1936	1937
145	A	A	D	D
146	218	218	1963	1964
147	A	A	D	D
148	221	221	1990	1991
149	A	A	D	D
150	224	224	2017	2018
151	A	A	D	D
152	227	227	2044	2045
153	A	A	D	D
154	230	230	2071	2072
155	A	A	D	D
156	233	233	2098	2099
157	A	A	D	D
158	236	236	2125	2126
159	A	A	D	D
160	239	239	2152	2153
161	A	A	D	D
162	242	242	2179	2180
163	A	A	D	D
164	245	245	2206	2207
165	A	A	D	D
166	248	248	2233	2234
167	A	A	D	D
168	251	251	2260	2261
169	A	A	D	D
170	254	254	2287	2288
171	A	A	D	D
172	257	257	2314	2315
173	A	A	D	D
174	260	260	2341	2342
175	A	A	D	D
176	263	263	2368	2369
177	A	A	D	D
178	266	266	2395	2396
179	A	A	D	D
180	269	269	2422	2423
181	A	A	D	D
182	272	272	2449	2450
183	A	A	D	D
184	275	275	2476	2477
185	A	A	D	D
186	278	278	2503	2504
187	A	A	D	D
188	281	281	2530	2531
189	A	A	D	D
190	284	284	2557	2558
191	A	A	D	D
192	287	287	2584	2585
193	A	A	D	D
194	290	290	2611	2612
195	A	A	D	D
196	293	293	2638	2639
197	A	A	D	D
198	296	296	2665	2666
199	A	A	D	D
200	299	299	2692	2693
201	A	A	D	D
202	302	302	2719	2720
203	A	A	D	D
204	305	305	2746	2747
205	A	A	D	D
206	308	308	2773	2774
207	A	A	D	D
208	311	311	2800	2801
209	A	A	D	D
210	314	314	2827	2828
211	A	A	D	D
212	317	317	2854	2855
213	A	A	D	D
214	320	320	2881	2882
215	A	A	D	D
216	323	323	2908	2909
217	A	A	D	D
218	326	326	2935	2936
219	A	A	D	D
220	329	329	2962	2963
221	A	A	D	D
222	332	332	2989	2990
223	A	A	D	D
224	335	335	3016	3017
225	A	A	D	D
226	338	338	3043	3044
227	A	A	D	D
228	341	341	3070	3071
229	A	A	D	D
230	344	344	3097	3098
231	A	A	D	D
232	347	347	3124	3125
233	A	A	D	D
234	350	350	3151	3152
235	A	A	D	D
236	353	353	3178	3179
237	A	A	D	D
238	356	356	3205	3206
239	A	A	D	D
240	359	359	3232	3233
241	A	A	D	D
242	362	362	3259	3260
243	A	A	D	D
244	365	365	3286	3287
245	A	A	D	D
246	368	368	3313	3314
247	A	A	D	D
248	371	371	3340	3341
249	A	A	D	D
250	374	374	3367	3368
251	A	A	D	D
252	377	377	3394	3395
253	A	A	D	D
254	380	380	3421	3422
255	A	A	D	D
256	383	383	3448	3449
257	A	A	D	D
258	386	386	3475	3476
259	A	A	D	D
260	389	389	3502	3503
261	A	A	D	D
262	392	392	3529	3530
263	A	A	D	D
264	395	395	3556	3557
265	A	A	D	D
266	398	398	3583	3584
267	A	A	D	D
268	401	401	3610	3611
269	A	A	D	D
270	404	404	3637	3638
271	A	A	D	D
272	407	407	3664	3665
273	A	A	D	D
274	410	410	3691	

【圖 6】

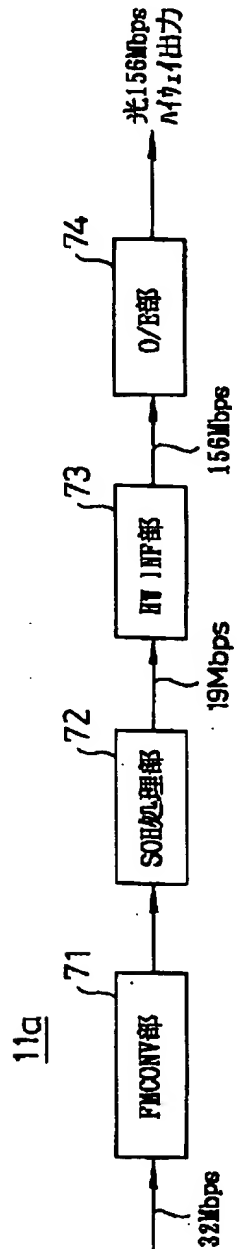


### 一実施例の光加入者線多重伝送システムの構成図

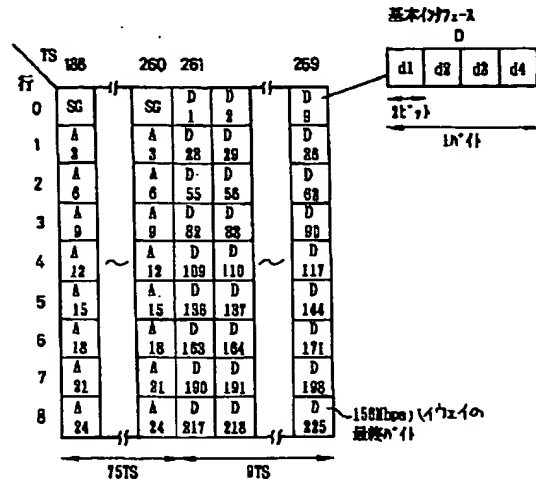


【図7】

PMCONV部: 加入者線多重化71-Δ変換部  
 HWIN部: ハウエイン72-Δ部  
 SOH: センサ-Δ部  
 O/B: 光/電気変換



【図13】



—実施例の72-Δ(センサ)部の72-Δ部

—実施例の光加入者線多重化部の機能ブロック図

[illegible]

—実施例の1つが、21次群の71-71

(a) 基本フォーマットの構成

行	1	2	3
0	V1~V4	V5	SG
1	(11)		(1)
	A1	A2	A3
2	(13)		
	A4	A5	A6
3	(14)		(1)
	A7	A8	A9
4	(16)		
	A10	A11	A12
5	(17)		(1)
	A13	A14	A15
6	(19)		
	A16	A17	A18
7	(110)		(1)
	A19	A20	A21
8	(112)		
	A22	A23	A24

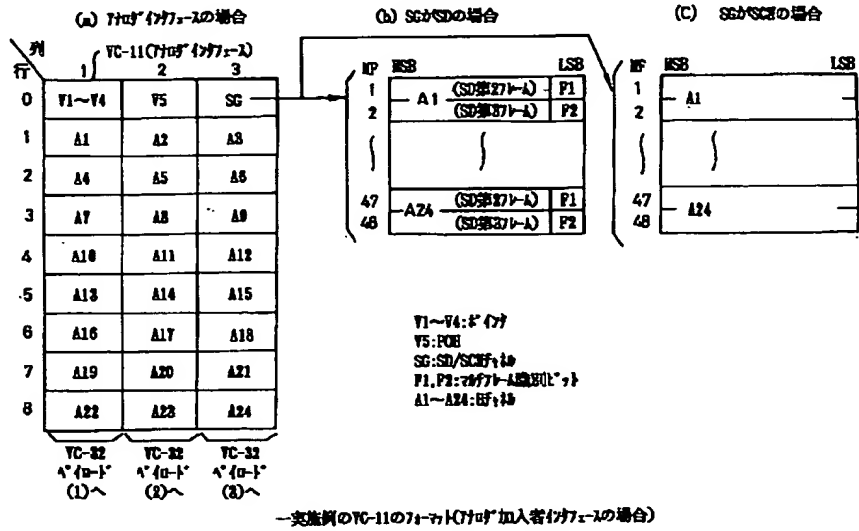
VC-11(16ビット)  
VC-22(75個TS)  
VC-32(75個TS)

(b) SGの構成  
16ビット(8ビット)

MP	MSB	LSB
1	(CO/STの第17ビット)	P0
2	(CO/STの第17ビット)	P1
3	(CO/STの第17ビット)	P2
4		
45	(CO/STの第17ビット)	P8
46	112 (CO/STの第27ビット)	P1
47	(CO/STの第27ビット)	P2
48		

V1~V4: 8ビット  
V5: PHE  
SG: CO/STの16ビット  
A1~A24: 8ビット  
I1~I12: 120加入者  
P0~P3: カブリ-1識別ビット  
SG MP1~48: SGフォーマット番号

【図 15】



フロントページの続き